

DC POWER-SUPPLY DEVICE

Patent Number: JP10225116
Publication date: 1998-08-21
Inventor(s): HOSOYA YUTAKA
Applicant(s): SANKEN ELECTRIC CO LTD
Requested Patent: ☐ JP10225116
Application Number: JP19970025546 19970207
Priority Number(s):
IPC Classification: H02M3/28; G05F1/56; H02M3/335
EC Classification:
Equivalents: JP3099763B2

Abstract

PROBLEM TO BE SOLVED: To reduce internal loss and to prevent the overheat of electric parts, casings, etc., when a DC power supply is operated in the environment of high temperature.

SOLUTION: When a DC power supply is placed in the environment of high temperature and when the temperature inside the device rises abnormally, the resistance of first and second positive temperature coefficient thermistors 52, 53 increases so rapidly that a bias current that flows in constant voltage or constant current control Zener diodes 30, 37 decreases swiftly, disabling the constant voltage or constant current control Zener diodes 30, 37 to maintain the Zener voltage. As a result, the reference voltages VR2, VR3 of the constant voltage or constant current controlling Zener diodes 30, 37 drop so that a constant voltage control circuit 20 or a constant current control circuit 21 are activated to limit a DC output current IO or a charging current IB with a current value less than that in room temperature. Because output power or output current can further be limited when operated in the environment of high temperature, it is possible to reduce the internal loss of the DC power supply in the environment of high temperature and to prevent the overheat of electric parts, casings, etc.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE COPY

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-225116

(43)公開日 平成10年(1998) 8月21日

(51)Int.Cl.⁶

識別記号

F I

H 0 2 M 3/28

H 0 2 M 3/28

H

G 0 5 F 1/56

3 2 0

G 0 5 F 1/56

3 2 0 H

H 0 2 M 3/335

H 0 2 M 3/335

F

審査請求 有 請求項の数 3 O L (全 11 頁)

(21)出願番号 特願平9-25546

(22)出願日 平成9年(1997) 2月7日

(71)出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72)発明者 細谷 裕

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

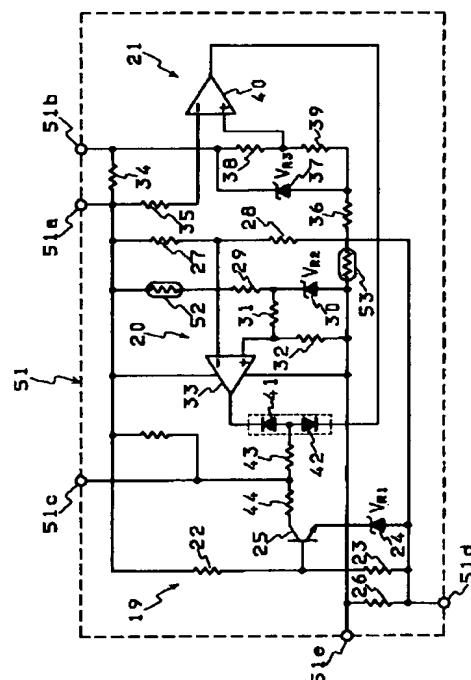
(74)代理人 弁理士 永田 義人 (外1名)

(54)【発明の名称】 直流電源装置

(57)【要約】

【課題】 直流電源装置の高温環境下での動作時における内部損失の低減及び電気部品やケース等の過熱の防止を図る。

【解決手段】 直流電源装置が高温環境下に置かれ、装置内部の温度が異常に上昇すると、第1又は第2の正特性サーミスタ52、53の抵抗値が急激に増加して定電力制御用又は定電流制御用ツェナダイオード30、37に流れるバイアス電流が急激に減少し、定電力制御用又は定電流制御用ツェナダイオード30、37がツェナ電圧を維持できなくなる。このため、定電力制御用又は定電流制御用ツェナダイオード30、37の基準電圧VR2、VR3が低下し、定電力制御回路20又は定電流制御回路21による直流出力電流I₀又は充電電流I_Bの制限が常温時より少ない電流値でかかる。よって、高温環境下での動作時において出力電力や出力電流を更に制限できるので、高温環境下での直流電源装置の内部損失を低減でき、電気部品やケース等の過熱を防止できる。



【特許請求の範囲】

【請求項 1】 直流電源の直流入力をオン・オフ動作により断続して高周波電力に変換する少なくとも 1 つのスイッチング素子と、前記高周波電力を負荷に供給する直流出力に変換する整流平滑回路と、前記直流出力に応じて前記スイッチング素子をオン・オフ制御する制御回路とを備え、

前記制御回路は、前記負荷に供給される直流出力電圧が一定となるように前記スイッチング素子のオン・オフ期間を制御する定電圧制御信号を出力する定電圧制御部と、前記負荷に供給される直流出力電流が定格値を越える場合に前記負荷に供給される直流電力が一定となるように前記スイッチング素子のオン・オフ期間を制御する定電力制御信号を出力する定電力制御部と、前記定電圧制御信号及び前記定電力制御信号に基づいて前記スイッチング素子の制御端子に付与するオン・オフ制御信号を形成する制御信号形成部とを有し、

前記定電圧制御部は、前記負荷に供給される直流出力電圧を分圧する定電圧制御用分圧抵抗と、前記直流出力電圧の基準値を規定する基準電圧を発生する定電圧制御用定電圧素子と、前記定電圧制御用分圧抵抗の分圧点の電圧と前記定電圧制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電圧制御信号として出力する定電圧制御用比較手段とから成り、

前記定電力制御部は、前記負荷に供給される直流出力電流を該電流に対応する電圧として検出する出力電流検出手段と、前記負荷に供給される直流出力電圧を分圧する定電力制御用分圧抵抗と、前記直流出力電圧にバイアスされかつ前記直流出力電流の制限値に対応する基準電圧を発生する定電力制御用定電圧素子と、前記定電力制御用分圧抵抗の分圧点の電圧及び前記出力電流検出手段の検出電圧の和の電圧と前記定電力制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電力制御信号として出力する定電力制御用比較手段とから成る直流電源装置において、
周囲温度の変化に正比例して抵抗値が変化する正特性の感温素子を前記定電力制御用定電圧素子と直列に接続したことを特徴とする直流電源装置。

【請求項 2】 前記制御回路は、前記負荷と並列に接続される他の負荷に流れる電流が定格値を越える場合に該電流が一定となるように前記スイッチング素子のオン・オフ期間を制御する定電流制御信号を出力する定電流制御部と、前記定電流制御信号に基づいて前記スイッチング素子の制御端子に付与するオン・オフ制御信号を形成する制御信号形成部とを有し、

前記定電流制御部は、前記他の負荷に流れる電流を該電流に対応する電圧として検出する負荷電流検出手段と、前記直流出力電圧にバイアスされかつ前記他の負荷に流れる電流の制限値に対応する基準電圧を発生する定電流制御用定電圧素子と、前記負荷電流検出手段の検出電圧

と前記定電流制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電流制御信号として出力する定電流制御用比較手段とから成り、

周囲温度の変化に正比例して抵抗値が変化する正特性の感温素子を前記定電流制御用定電圧素子と直列に接続した「請求項 1」に記載の直流電源装置。

【請求項 3】 直流電源の直流入力をオン・オフ動作により断続して高周波電力に変換する少なくとも 1 つのスイッチング素子と、前記高周波電力を負荷に供給する直流出力に変換する整流平滑回路と、前記直流出力に応じて前記スイッチング素子をオン・オフ制御する制御回路とを備え、

前記制御回路は、前記負荷に供給される直流出力電圧が一定となるように前記スイッチング素子のオン・オフ期間を制御する定電圧制御信号を出力する定電圧制御部と、前記負荷に流れる電流が定格値を越える場合に該電流が一定となるように前記スイッチング素子のオン・オフ期間を制御する定電流制御信号を出力する定電流制御部と、前記定電圧制御信号及び前記定電流制御信号に基づいて前記スイッチング素子の制御端子に付与するオン・オフ制御信号を形成する制御信号形成部とを有し、

前記定電圧制御部は、前記負荷に供給される直流出力電圧を分圧する定電圧制御用分圧抵抗と、前記直流出力電圧の基準値を規定する基準電圧を発生する定電圧制御用定電圧素子と、前記定電圧制御用分圧抵抗の分圧点の電圧と前記定電圧制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電圧制御信号として出力する定電圧制御用比較手段とから成り、

前記定電流制御部は、前記負荷に流れる電流を該電流に対応する電圧として検出する負荷電流検出手段と、前記直流出力電圧にバイアスされかつ前記負荷に流れる電流の制限値に対応する基準電圧を発生する定電流制御用定電圧素子と、前記負荷電流検出手段の検出電圧と前記定電流制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電流制御信号として出力する定電流制御用比較手段とから成る直流電源装置において、

周囲温度の変化に正比例して抵抗値が変化する正特性の感温素子を前記定電流制御用定電圧素子と直列に接続したことを特徴とする直流電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、高温環境下での動作時における内部損失の低減及び電気部品やケース等の過熱の防止を図った直流電源装置に関するものである。

【0002】

【従来の技術】 直流電源の直流入力をオン・オフ動作により断続して高周波電力に変換する少なくとも 1 つのスイッチング素子と、高周波電力を負荷に供給する直流出力に変換する整流平滑回路と、直流出力に応じてスイッチング素子をオン・オフ制御する制御回路とを備えた直

流電源装置は、従来からACアダプタや無停電電源装置（UPS）等の電源機器の分野で幅広く使用されている。例えば、図5に示す従来の直流電源装置は、直流電源1の両端に直列接続されたスイッチング素子としての第1及び第2のMOS-FET 2、3と、1次巻線4aと第1及び第2の2次巻線4b、4cとを有するトランス4と、第1及び第2のMOS-FET 2、3の各々に対して直列に接続されたトランス4の1次巻線4a及び電流共振用コンデンサ5と、第1及び第2のMOS-FET 2、3の各々と並列に接続された第1及び第2の電圧共振用コンデンサ6、7とを備えている。トランス4の第1及び第2の2次巻線4b、4cと出力端子8、9、10との間には、第1及び第2の出力整流ダイオード11、12と出力平滑用コンデンサ13で構成される整流平滑回路と、直流出力に応じて第1及び第2のMOS-FET 2、3をオン・オフ制御する制御回路14の定電圧制御部、定電力制御部及び定電流制御部を構成する制御用IC15と、制御用IC15の制御出力信号により駆動されるフォトカプラ16の発光部16aが接続されている。フォトカプラ16の発光部16aと第1及び第2のMOS-FET 2、3の各ゲート端子との間には、フォトカプラ16の受光部16bと、フォトカプラ16の受光部16bの出力信号に基づいて可変周波数のパルス信号を発生する電圧制御発振器（VCO）17と、電圧制御発振器17の出力パルス信号から第1及び第2のMOS-FET 2、3の各ゲート端子に付与する各オン・オフ制御信号VG1、VG2を発生する制御信号形成回路18が接続されている。制御用IC15は、出力端子8に接続されるシステム負荷電圧検出端子15aと、出力端子9に接続されるバッテリー負荷電圧検出端子15bと、フォトカプラ16の発光部16aに接続される制御信号出力端子15cと、出力端子10に接続される接地端子15dと、出力平滑用コンデンサ13の負側端子に接続される出力電流検出端子15eとを備えている。電圧制御発振器17及び制御信号形成回路18は制御回路14の制御信号形成部を構成する。また、トランス4は漏洩インダクタンスを有するリーケージトランスが使用され、1次巻線4aと直列に図示しない電流共振用リアクトルが形成される。更に、簡略のため図示を省略するが、出力端子8、10間にはパーソナルコンピュータ等のシステム負荷が接続され、出力端子9、10間にはシステム負荷のバックアップ電源用の蓄電池等のバッテリー負荷が接続される。

【0003】図6に示すように、制御用IC15内には、出力端子8、10間に接続されるシステム負荷に供給される直流出力電圧 V_0 が一定となるように第1及び第2のMOS-FET 2、3のそれぞれのオン・オフ期間を制御するための定電圧制御信号を出力する定電圧制御回路19と、システム負荷に供給される直流出力電流 I_0 が定格値を越える場合にシステム負荷に供給される

直流電力、即ち直流出力電圧 V_0 と直流出力電流 I_0 との積が一定となるように第1及び第2のMOS-FET 2、3のそれぞれのオン・オフ期間を制御するための定電力制御信号を出力する定電力制御回路20と、出力端子9、10間に接続されるバッテリー負荷に流れる充電電流 I_B が定格値を越える場合にその充電電流 I_B が一定となるように第1及び第2のMOS-FET 2、3のそれぞれのオン・オフ期間を制御するための定電流制御信号を出力する定電流制御回路21が設けられている。定電圧制御回路19は、システム負荷電圧検出端子15a及び接地端子15d間に接続されかつ出力端子8、10間に接続されるシステム負荷に供給される直流出力電圧 V_0 を分圧する定電圧制御用分圧抵抗22、23と、直流出力電圧 V_0 の基準値を規定する基準電圧 V_{R1} を発生する定電圧制御用定電圧素子としての定電圧制御用ツェナダイオード24と、ベース端子に入力される定電圧制御用分圧抵抗22、23の分圧点の電圧とエミッタ端子に入力される定電圧制御用ツェナダイオード24の基準電圧 V_{R1} とを比較してそれらの誤差電圧を定電圧制御信号としてコレクタ端子から出力する定電圧制御用比較手段としての定電圧制御用トランジスタ25とから構成されている。定電力制御回路20は、出力電流検出端子15e及び接地端子15d間に接続されかつ出力端子8、10間に接続されるシステム負荷に供給される直流出力電流 I_0 を電流 I_0 に対応する電圧として検出する出力電流検出手段としての出力電流検出用抵抗26と、システム負荷電圧検出端子15a及び接地端子15d間に接続されかつ出力端子8、10間に接続されるシステム負荷に供給される直流出力電圧 V_0 を分圧する定電力制御用分圧抵抗27、28と、システム負荷電圧検出端子15a及び出力電流検出端子15e間に数 $k\Omega$ 程度の抵抗値を有するバイアス抵抗29を介して接続されかつ直流出力電流 I_0 の制限値に対応する基準電圧 V_{R2} を発生する定電力制御用定電圧素子としての定電力制御用ツェナダイオード30と、定電力制御用ツェナダイオード30と並列に接続されかつ基準電圧 V_{R2} を分圧する基準電圧分圧用抵抗31、32と、反転入力端子に入力される定電力制御用分圧抵抗27、28の分圧点の電圧及び出力電流検出用抵抗26の検出電圧の和の電圧と非反転入力端子に入力される基準電圧分圧用抵抗31、32の分圧点の電圧とを比較してそれらの誤差電圧を定電力制御信号として出力する定電力制御用比較手段としての定電力制御用オペアンプ33とから構成されている。定電流制御回路21は、バッテリー負荷電圧検出端子15b及びシステム負荷電圧検出端子15a間に接続されかつ出力端子9、10間に接続されるバッテリー負荷に流れる充電電流 I_B を電流 I_B に対応する電圧として検出する負荷電流検出手段としての充電電流検出用抵抗34と、充電電流検出用抵抗34に対して直列に接続される直列抵抗35と、出力電流検出端子15e及びバッテリー負荷電圧検出端子1

5b間に数 $k\Omega$ 程度の抵抗値を有するバイアス抵抗36を介して接続されかつ充電電流 I_B の制限値に対応する基準電圧 V_{R3} を発生する定電流制御用定電圧素子としての定電流制御用ツェナダイオード37と、定電流制御用ツェナダイオード37と並列に接続されかつ基準電圧 V_{R3} を分圧する基準電圧分圧用抵抗38、39と、直列抵抗35を介して反転入力端子に入力される充電電流検出用抵抗34の検出電圧と非反転入力端子に入力される基準電圧分圧用抵抗38、39の分圧点の電圧とを比較してそれらの誤差電圧を定電流制御信号として出力する定電流制御用比較手段としての定電流制御用オペアンプ40とから構成されている。定電力制御回路20の定電力制御用オペアンプ33の定電力制御信号及び定電流制御回路21の定電流制御用オペアンプ40の定電流制御信号はダイオード41、42によりこれらの論理和信号となる。定電力制御信号と定電流制御信号との論理和信号は、更に抵抗43、44を介して定電圧制御回路19の定電圧制御用トランジスタ25の定電圧制御信号との論理和信号となり、制御信号出力端子15cから出力される。

【0004】制御用IC15の制御信号出力端子15cからの出力信号により、フォトカプラ16の発光部16aが駆動され、この出力信号に基づいてフォトカプラ16の発光部16aの光出力が制御される。フォトカプラ16の発光部16aの光出力は受光部16bに伝達され、発光部16aの光出力に応じて受光部16bに流れる電流が制御される。フォトカプラ16の受光部16bに流れる電流により、受光部16bのエミッタ端子に直列接続された抵抗45の接続点に電圧が発生し、この電圧に基づいて電圧制御発振器17から可変周波数のパルス信号が出力される。この出力パルス信号は制御信号形成回路18に入力され、電圧制御発振器17の出力パルス信号に応じて第1及び第2のMOS-FET2、3の各ゲート端子に付与する各オン・オフ制御信号 V_{G1} 、 V_{G2} のオフ期間がオン期間を一定として制御され、各オン・オフ制御信号 V_{G1} 、 V_{G2} がパルス周波数変調(PFM)される。これにより、出力端子8、10間に接続されるシステム負荷に供給される直流出力電圧 V_0 及び直流出力電流 I_0 並びに出力端子9、10間に接続されるバッテリー負荷に流れる充電電流 I_B に応じて制御回路14により第1及び第2のMOS-FET2、3のオン・オフ期間が制御され、システム負荷及びバッテリー負荷に常時安定した直流出力が供給される。

【0005】図5に示す直流電源装置の主回路の動作は次の通りである。直流電源1からの直流入力電圧を第1及び第2のMOS-FET2、3の直列回路に印加し、制御回路14内の制御信号形成回路18からの各オン・オフ制御信号 V_{G1} 、 V_{G2} により第1及び第2のMOS-FET2、3を交互にオン・オフ動作させると、トランス4の1次巻線4a及び電流共振用コンデンサ5に高周

波電流が流れる。これにより、トランス4内の電流共振用リアクトルと電流共振用コンデンサ5とが共振し、トランス4内の電流共振用リアクトル及び電流共振用コンデンサ5で構成される直列共振回路に正弦波状の共振電流が流れる。このため、第1又は第2のMOS-FET2、3のターンオン時において、それぞれのMOS-FET2、3に共振電流が流れ、各MOS-FET2、3に流れるドレイン電流の立上りが正弦波状となる。また、第1及び第2のMOS-FET2、3のターンオフ時には、トランス4の1次巻線4aと第1及び第2の電圧共振用コンデンサ6、7とが電圧共振して各MOS-FET2、3のドレインソース端子間の電圧がそれぞれ0Vから緩やかに上昇する。更に、トランス4の1次巻線4aに流れる高周波電流により第1及び第2の2次巻線4b、4cに高周波電圧が誘起され、この高周波電圧は第1及び第2の出力整流ダイオード11、12と平滑コンデンサ13とから成る整流平滑回路により整流平滑されて直流電圧に変換され、出力端子8、10間に接続されるシステム負荷に直流出力が供給される。これと同時に、出力端子9、10間に接続されるバッテリー負荷に制御用IC15内の充電電流検出用抵抗34を介して充電電流 I_B が流れ、バッテリー負荷が充電される。

【0006】次に、図5に示す直流電源装置の出力制御動作について説明する。出力端子8、10間に接続されるシステム負荷に流れる直流出力電流 I_0 が定格値 I_{OMAX} 以内である場合は、制御回路14における制御用IC15内の定電圧制御回路19によりシステム負荷に供給する直流出力電圧 V_0 が図7のA線に示すように一定値 V_1 に制御される。このとき、出力端子8、10間の直流出力電圧 V_0 は制御用IC15のシステム負荷電圧検出端子15aに入力され、定電圧制御回路19の定電圧制御用分圧抵抗22、23により分圧される。定電圧制御用分圧抵抗22、23の分圧点の電圧は定電圧制御用トランジスタ25のベース端子に入力され、エミッタ端子に入力される定電圧制御用ツェナダイオード24の基準電圧 V_{R1} と比較されてそれらの誤差電圧が定電圧制御信号として同トランジスタ25のコレクタ端子から出力される。定電圧制御用トランジスタ25のコレクタ端子からの定電圧制御信号は、抵抗44を介して制御用IC15の制御信号出力端子15cからフォトカプラ16の発光部16aに出力される。したがって、例えば直流出力電圧 V_0 の分圧電圧が定電圧制御用ツェナダイオード24の基準電圧 V_{R1} より低い場合は、定電圧制御用トランジスタ25のコレクタ端子から出力される誤差電圧が正の値となり、フォトカプラ16の発光部16aの光出力が小さくなるので、受光部16bに流れる電流が減少する。このため、電圧制御発振器17に入力される電圧が高くなりかつ出力されるパルス信号の周波数が高くなるので、制御信号形成回路18から出力されるオン・オフ制御信号 V_{G1} 、 V_{G2} の周波数が高くなり、第1及び

第2のMOS-FET 2、3のオフ期間が短くなる。これとは逆に、直流出力電圧 V_0 が定電圧制御用ツェナダイオード24の基準電圧 V_{R1} より高い場合は、前記と全く逆の動作が制御回路14内において行なわれ、第1及び第2のMOS-FET 2、3のオフ期間が長くなる。これにより、直流出力電圧 V_0 が一定値 V_1 に制御され、出力端子8、10からシステム負荷に定電圧の直流出力が供給される。

【0007】また、出力端子8、10間に接続されるシステム負荷に流れる直流出力電流 I_0 が定格値 I_{OMAX} を越える場合は、制御回路14における制御用IC15内の定電力制御回路20によりシステム負荷に供給する直流出力、即ち直流出力電圧 V_0 と直流出力電流 I_0 との積が一定となるように制御される。よって、システム負荷に供給される直流出力電圧 V_0 の低下にともなってシステム負荷に供給される直流出力電流 I_0 が増加するように制御されるので、図7に示す直流出力電流 I_0 に対する直流出力電圧 V_0 の特性は同図のB線に示すように右下がりの特性となる。このとき、システム負荷に供給される直流出力電流 I_0 は制御用IC15の接地端子15dから出力電流検出用抵抗26を通して出力電流検出端子15eに流れ、電流 I_0 に対応する電圧として検出される。システム負荷に供給される直流出力電圧 V_0 は制御用IC15のシステム負荷電圧検出端子15aに入力され、定電力制御回路20の定電力制御用分圧抵抗27、28により分圧される。一方、定電力制御用ツェナダイオード30の基準電圧 V_{R2} は基準電圧分圧用抵抗31、32により分圧される。出力電流検出用抵抗26の検出電圧は、定電力制御用分圧抵抗27、28の分圧点における電圧と加算されて定電力制御用オペアンプ33の反転入力端子に入力され、非反転入力端子に入力される基準電圧分圧用抵抗31、32の分圧点の電圧と比較されてそれらの誤差電圧が定電力制御信号として同オペアンプ33の出力端子から出力される。定電力制御用オペアンプ33の出力端子からの定電力制御信号はダイオード41及び抵抗43を介して前述の定電圧制御信号との論理和信号となり、制御用IC15の制御信号出力端子15cからフォトカプラ16の発光部16aに出力される。したがって、直流出力電流 I_0 が定格値 I_{OMAX} を越え、定電力制御用オペアンプ33の反転入力端子に入力される電圧が非反転入力端子に入力される定電力制御用ツェナダイオード30の基準電圧 V_{R2} の分圧電圧より高くなると、定電力制御用オペアンプ33の誤差電圧が負の値となり、第1及び第2のMOS-FET 2、3のオフ期間が長くなるので、システム負荷に供給される直流出力電圧 V_0 が低下する。一方、定電力制御用オペアンプ33の反転入力端子に入力される電圧には定電力制御用分圧抵抗27により直流出力電圧 V_0 に比例したバイアスがかかるため、直流出力電圧 V_0 が低下すると直流出力電流 I_0 が増加する図7のB線に示すような右下がりの

定電力出力特性が得られる。

【0008】更に、出力端子9、10間に接続されるバッテリー負荷に流れる充電電流 I_B が定格値 I_{BMAX} を越える場合は、制御回路14における制御用IC15内の定電流制御回路21によりバッテリー負荷に供給する充電電流 I_B が図7のC線に示すように定格値 I_{BMAX} 一定に制御される。このとき、バッテリー負荷に流れる充電電流 I_B は制御用IC15内の充電電流検出用抵抗34を介して流れ、充電電流 I_B に対応する電圧として検出される。一方、定電流制御用ツェナダイオード37の基準電圧 V_{R3} は基準電圧分圧用抵抗38、39により分圧される。充電電流検出用抵抗34の検出電圧は直列抵抗35を介して定電流制御用オペアンプ40の反転入力端子に入力され、非反転入力端子に入力される基準電圧分圧用抵抗38、39の分圧点の電圧と比較されてそれらの誤差電圧が定電流制御信号として同オペアンプ40の出力端子から出力される。定電流制御用オペアンプ40の出力端子からの定電流制御信号はダイオード42及び抵抗43を介して前述の定電圧制御信号との論理和信号となり、制御用IC15の制御信号出力端子15cからフォトカプラ16の発光部16aに出力される。したがって、バッテリー負荷に流れる充電電流 I_B が定格値 I_{BMAX} を越え、直列抵抗35を介して検出される充電電流検出用抵抗34の検出電圧が定電流制御用ツェナダイオード37の基準電圧 V_{R3} の分圧電圧より高くなると、定電流制御用オペアンプ40の誤差電圧が負の値となり、第1及び第2のMOS-FET 2、3のオフ期間が長くなるので、直流出力電圧 V_0 が急激に低下してバッテリー負荷に流れる充電電流 I_B が図7のC線に示すように定格値 I_{BMAX} 一定となり、定電流出力特性が得られる。

【0009】

【発明が解決しようとする課題】ところで、ACアダプタ等の小形の直流電源装置は近年急激に小形化が進み、これに伴ってこれらの直流電源装置が製造者の意図に反した条件下で使用される機会が増えている。例えば、机や床の上のような常温環境下で使用することを前提として製造された小形のACアダプタは、布団やこたつの中のような高温環境下で使用することは考慮されていないことが多い。また、図5及び図6に示す直流電源装置の出力制御動作は、周囲環境の温度変化とは無関係に一定である。したがって、図5及び図6に示す従来の直流電源装置を前述のACアダプタ等に適用した場合、高温環境下での動作時において内部損失が増加して電気部品やケース等が異常に過熱し、電気部品の破損やケースの変形等が発生したり、過度の場合には発煙、発火や感電事故等を引き起こす恐れがある。

【0010】そこで、本発明では高温環境下での動作時において内部損失を低減しかつ電気部品やケース等の過熱を防止できる直流電源装置を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明による直流電源装置は、直流電源の直流入力を入・オフ動作により断続して高周波電力に変換する少なくとも1つのスイッチング素子と、前記高周波電力を負荷に供給する直流出力に変換する整流平滑回路と、前記直流出力に応じて前記スイッチング素子を入・オフ制御する制御回路とを備え、前記制御回路は、前記負荷に供給される直流出力電圧が一定となるように前記スイッチング素子を入・オフ期間を制御する定電圧制御信号を出力する定電圧制御部と、前記負荷に供給される直流出力電流が定格値を越える場合に前記負荷に供給される直流電力が一定となるように前記スイッチング素子を入・オフ期間を制御する定電力制御信号を出力する定電力制御部と、前記定電圧制御信号及び前記定電力制御信号に基づいて前記スイッチング素子の制御端子に付与する入・オフ制御信号を形成する制御信号形成部とを有し、前記定電圧制御部は、前記負荷に供給される直流出力電圧を分圧する定電圧制御用分圧抵抗と、前記直流出力電圧の基準値を規定する基準電圧を発生する定電圧制御用定電圧素子と、前記定電圧制御用分圧抵抗の分圧点の電圧と前記定電圧制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電圧制御信号として出力する定電圧制御用比較手段とから成り、前記定電力制御部は、前記負荷に供給される直流出力電流を該電流に対応する電圧として検出する出力電流検出手段と、前記負荷に供給される直流出力電圧を分圧する定電力制御用分圧抵抗と、前記直流出力電圧にバイアスされかつ前記直流出力電流の制限値に対応する基準電圧を発生する定電力制御用定電圧素子と、前記定電力制御用分圧抵抗の分圧点の電圧及び前記出力電流検出手段の検出電圧の和の電圧と前記定電力制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電力制御信号として出力する定電力制御用比較手段とから成る。この直流電源装置では、周囲温度の変化に正比例して抵抗値が変化する正特性の感温素子を前記定電力制御用定電圧素子と直列に接続している。

【0012】図示の実施形態では、前記制御回路は、前記負荷と並列に接続される他の負荷に流れる電流が定格値を越える場合に該電流が一定となるように前記スイッチング素子を入・オフ期間を制御する定電流制御信号を出力する定電流制御部と、前記定電流制御信号に基づいて前記スイッチング素子の制御端子に付与する入・オフ制御信号を形成する制御信号形成部とを有し、前記定電流制御部は、前記他の負荷に流れる電流を該電流に対応する電圧として検出する負荷電流検出手段と、前記直流出力電圧にバイアスされかつ前記他の負荷に流れる電流の制限値に対応する基準電圧を発生する定電流制御用定電圧素子と、前記負荷電流検出手段の検出電圧と前記定電流制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電流制御信号として出力する定電流制

御用比較手段とから成り、周囲温度の変化に正比例して抵抗値が変化する正特性の感温素子を前記定電流制御用定電圧素子と直列に接続している。

【0013】また、本発明による他の直流電源装置では、直流電源の直流入力を入・オフ動作により断続して高周波電力に変換する少なくとも1つのスイッチング素子と、前記高周波電力を負荷に供給する直流出力に変換する整流平滑回路と、前記直流出力に応じて前記スイッチング素子を入・オフ制御する制御回路とを備え、前記制御回路は、前記負荷に供給される直流出力電圧が一定となるように前記スイッチング素子を入・オフ期間を制御する定電圧制御信号を出力する定電圧制御部と、前記負荷に流れる電流が定格値を越える場合に該電流が一定となるように前記スイッチング素子を入・オフ期間を制御する定電流制御信号を出力する定電流制御部と、前記定電圧制御信号及び前記定電流制御信号に基づいて前記スイッチング素子の制御端子に付与する入・オフ制御信号を形成する制御信号形成部とを有し、前記定電圧制御部は、前記負荷に供給される直流出力電圧を分圧する定電圧制御用分圧抵抗と、前記直流出力電圧の基準値を規定する基準電圧を発生する定電圧制御用定電圧素子と、前記定電圧制御用分圧抵抗の分圧点の電圧と前記定電圧制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電圧制御信号として出力する定電圧制御用比較手段とから成り、前記定電流制御部は、前記負荷に流れる電流を該電流に対応する電圧として検出する負荷電流検出手段と、前記直流出力電圧にバイアスされかつ前記負荷に流れる電流の制限値に対応する基準電圧を発生する定電流制御用定電圧素子と、前記負荷電流検出手段の検出電圧と前記定電流制御用定電圧素子の基準電圧とを比較してそれらの誤差電圧を定電流制御信号として出力する定電流制御用比較手段とから成る。この直流電源装置では、周囲温度の変化に正比例して抵抗値が変化する正特性の感温素子を前記定電流制御用定電圧素子と直列に接続している。

【0014】直流電源装置が常温環境下において動作している場合は、感温素子の抵抗値が十分に低く、直流出力電圧にバイアスされた定電力制御用定電圧素子又は定電流制御用定電圧素子に十分大きなバイアス電流が供給されるため、定電力制御用定電圧素子又は定電流制御用定電圧素子の基準電圧が降伏電圧に維持される。直流電源装置が高温環境下に置かれ、装置内部の温度が異常に上昇すると、感温素子の抵抗値が急激に増加して定電力制御用定電圧素子又は定電流制御用定電圧素子に流れるバイアス電流が急激に減少し、定電力制御用定電圧素子又は定電流制御用定電圧素子が降伏電圧を維持できなくなる。このため、定電力制御用定電圧素子又は定電流制御用定電圧素子の基準電圧が低下して直流出力電流又は負荷電流の制限値が常温時より低くなり、電流制限が常温時より少ない電流値でかかるようになる。これによ

り、高温環境下での動作時において出力電力や出力電流が常温動作時より強く制限され、直流電源装置の内部損失を低減できると共に電気部品やケース等の過熱を防止することができる。

【0015】

【発明の実施の形態】以下、本発明による直流電源装置の一実施形態を図1～図4に基づいて説明する。但し、これらの図面では図5～図7に示す箇所と同一の部分には同一の符号を付し、その説明を省略する。本実施形態の直流電源装置は、図5に示す直流電源装置の制御用IC15を図1に示す過熱保護装置付きの制御用IC51に置き換えたものである。本実施形態で使用する制御用IC51は、図1に示すように、図6に示す制御用IC15内において定電力制御用ツェナダイオード30に直列に接続されたバイアス抵抗29と直列に正特性の感温素子としての第1の正特性サーミスタ52を接続し、定電流制御用ツェナダイオード37に直列に接続されたバイアス抵抗36と直列に正特性の感温素子としての第2の正特性サーミスタ53を接続したものである。第1及び第2の正特性サーミスタ52、53は、図2に示すように周囲温度が常温（25℃前後）以上の領域において、周囲温度の上昇に略正比例して抵抗値が増加し、特に周囲温度が50℃付近を越えると抵抗値が急激に増加する特性を有する。その他の構成は、図6に示す制御用IC15と略同様である。

【0016】上記の構成において、直流電源装置の主回路の動作及び制御用IC51内の定電圧制御回路19による直流出力電圧V₀の定電圧制御動作については先述の図5及び図6に示す場合と略同様であるので、説明は省略する。直流電源装置が常温（25℃前後）の環境下において動作している場合の図1に示す制御用IC51内の定電力制御回路20による定電力制御動作は、図2に示すように第1の正特性サーミスタ52の抵抗値がバイアス抵抗29（数kΩ程度）に比較して十分に低い（400Ω程度）ため、制御用IC51のシステム負荷電圧検出端子51aからバイアス抵抗29を介して定電力制御用ツェナダイオード30に十分大きなバイアス電流が供給され、定電力制御用ツェナダイオード30の基準電圧V_{R2}がツェナ電圧（降伏電圧）に維持される。このため、この場合における図1に示す制御用IC51内の定電力制御回路20による定電力制御動作は、先述の図6に示す制御用IC15内の定電力制御回路20による定電力制御動作と略同様となる。したがって、この場合における直流電源装置の定電力出力特性は、図3のA線に示すように図7のB線と同様の右下がりの垂下特性となる。ここで、直流電源装置が高温（50℃以上）の環境下に置かれ、装置内部の温度が異常に上昇すると、図2に示すように定電力制御回路20内における第1の正特性サーミスタ52の抵抗値が急激に増加するため、制御用IC51のシステム負荷電圧検出端子51aから

バイアス抵抗29を介して定電力制御用ツェナダイオード30に供給されるバイアス電流が急激に減少する。このため、定電力制御用ツェナダイオード30はツェナ電圧を維持できなくなり、定電力制御用ツェナダイオード30の基準電圧V_{R2}が低下して出力端子8からシステム負荷に供給する直流出力電流I₀の制限値が常温時より低くなる。したがって、定電力制御回路20による直流出力電流I₀の制限が常温時より少ない電流値においてかかるようになるので、この場合における直流電源装置の定電力出力特性は、図3のB線～E線に示すように周囲環境の温度が高いほどフの字形の垂下特性に近づいて行く。直流電源装置の周囲環境の温度が高温から常温に復帰すれば、定電力制御回路20内における第1の正特性サーミスタ52の抵抗値が減少して前述の常温環境下における定電力制御動作に復帰する。

【0017】また、直流電源装置が常温環境下において動作している場合の図1に示す制御用IC51内の定電流制御回路21による定電流制御動作は、第2の正特性サーミスタ53の抵抗値がバイアス抵抗36（数kΩ程度）に比較して十分に低い（400Ω程度）ため、バイアス抵抗36を介して定電流制御用ツェナダイオード37に十分大きなバイアス電流が供給され、定電流制御用ツェナダイオード37の基準電圧V_{R3}がツェナ電圧に維持される。このため、この場合における図1に示す制御用IC51内の定電流制御回路21による定電流制御動作は、先述の図6に示す制御用IC15内の定電流制御回路21による定電流制御動作と略同様となる。したがって、この場合における直流電源装置の定電流出力特性は、図4のA線に示すように図7のC線と同様の直線的な垂下特性となる。ここで、直流電源装置が高温環境下に置かれ、装置内部の温度が異常に上昇すると、図2に示すように定電流制御回路21内における第2の正特性サーミスタ53の抵抗値が急激に増加するため、制御用IC51のシステム負荷電圧検出端子51aから充電電流検出用抵抗34を介して定電流制御用ツェナダイオード37に供給されるバイアス電流が急激に減少する。このため、定電流制御用ツェナダイオード37はツェナ電圧を維持できなくなり、定電流制御用ツェナダイオード37の基準電圧V_{R3}が低下して出力端子9からバッテリ負荷に供給する充電電流I_Bの制限値が常温時より低くなる。したがって、定電流制御回路21による充電電流I_Bの制限が常温時より少ない電流値においてかかるようになるので、この場合における直流電源装置の定電流出力特性は、図4のB線及びC線に示すように周囲環境の温度が高いほどフの字形の垂下特性に近づいて行く。直流電源装置の周囲環境の温度が高温から常温に復帰すれば、定電流制御回路21内における第2の正特性サーミスタ53の抵抗値が減少して前述の常温環境下における定電流制御動作に復帰する。

【0018】以上のように、本実施形態では直流電源装

置の高温環境下での動作時においてシステム負荷及びバッテリー負荷にそれぞれ供給される直流出力電流 I_0 及び充電電流 I_B が常温時より強く制限されるので、直流電源装置の内部損失を低減しかつ電気部品やケース等の過熱を防止することができる。また、定電力制御用ツェナダイオード 30 及び定電流制御用ツェナダイオード 37 のそれぞれに対して直列に第 1 及び第 2 の正特性サーミスタ 52、53 を接続する程度の簡単な回路改善で直流電源装置の過熱保護対策を行なうことができるので、回路改善のための電気部品数を最小限に抑えることができ、正特性サーミスタのように比較的安価な電気部品を使用して回路改善のためのコストを抑制できる利点がある。

【0019】本発明の実施態様は前記の実施形態に限定されず種々の変更が可能である。例えば、上記の実施形態では直流電源装置を所謂ハーフブリッジ形の電流共振型（SMZ 方式）DC-DC コンバータで構成したものを示したが、ハーフブリッジ形以外のフルブリッジ形、プッシュプル形等の電流共振型 DC-DC コンバータで構成してもよい。また、電流共振型 DC-DC コンバータに限らず、電圧共振型等の他の共振型 DC-DC コンバータ又はフライバック型、フォワード型等の通常の DC-DC コンバータでもよい。また、フライバック型又はフォワード型 DC-DC コンバータ等の入出力絶縁用のトランスを有する絶縁型の DC-DC コンバータ以外に、入出力絶縁用のトランスを使用しない昇圧又は降圧チョップ型 DC-DC コンバータ等の非絶縁型の DC-DC コンバータで構成することも可能である。また、上記の実施形態では定電圧制御回路 19、定電力制御回路 20 及び定電流制御回路 21 を備えた過熱保護装置付きの制御用 IC 51 を使用した形態を示したが、定電力制御機能又は定電流制御機能の何れかが不要な場合は定電力制御回路 20 又は定電流制御回路 21 の何れかを省略してもよい。更に、上記の実施形態ではスイッチング素子として MOS-FET（MOS 型電界効果トランジスタ）を使用した形態を示したが、接合型バイポーラトランジスタ、J-FET（接合型電界効果トランジスタ）、IGBT（絶縁ゲート型トランジスタ）又は SCR（逆阻止 3 端子サイリスタ）等も使用可能である。

【0020】

【発明の効果】本発明によれば、直流電源装置の高温環境下での動作時において負荷に供給される出力電力や出力電流を常温時より強く制限できるので、直流電源装置の内部損失を低減して電気部品やケース等の過熱による電気部品の破損やケースの変形等を防止できる。したがって、布団やこたつの中のような高温環境下に置かれる機会の多い AC アダプタ等の小形の直流電源装置においても、電源装置内部の異常な過熱による発煙、発火や感電事故を未然に防止して安全性を向上することが可能となる。また、制御回路内のツェナダイオード等の定電圧

素子と直列に正特性サーミスタ等の感温素子を接続する程度の簡単な回路改善により、低コストで直流電源装置の過熱保護対策を行なうことができる利点がある。

【図面の簡単な説明】

【図 1】 本発明による直流電源装置の実施形態における制御用 IC の内部構成を示す電気回路図

【図 2】 図 1 の制御用 IC における正特性サーミスタの温度-抵抗特性を示すグラフ

【図 3】 本発明による直流電源装置の定常動作時及び過熱保護動作時の定電力出力特性を示すグラフ

【図 4】 本発明による直流電源装置の定常動作時及び過熱保護動作時の定電流出力特性を示すグラフ

【図 5】 従来の直流電源装置を示す電気回路図

【図 6】 図 5 の直流電源装置における制御用 IC の内部構成を示す電気回路図

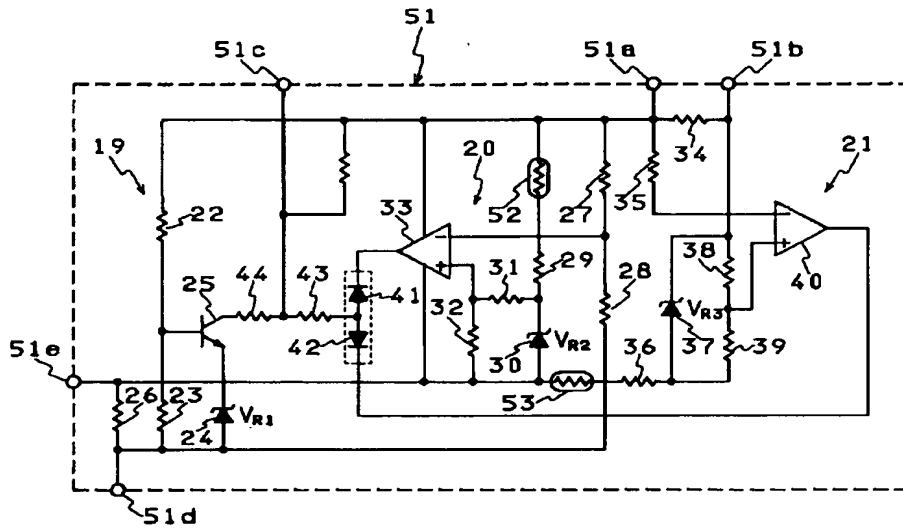
【図 7】 図 5 の直流電源装置の出力特性を示すグラフ

【符号の説明】

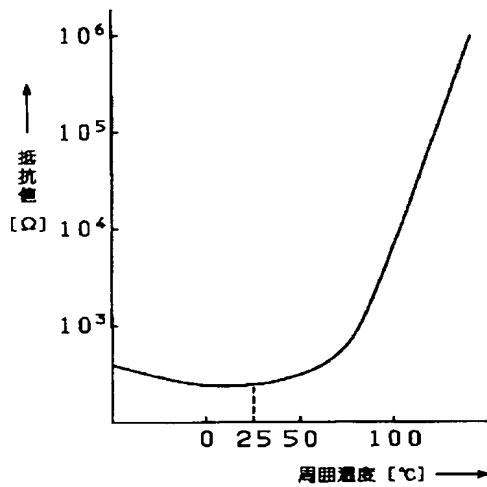
1. . . 直流電源、2. . . 第 1 の MOS-FET（スイッチング素子）、3. . . 第 2 の MOS-FET（スイッチング素子）、4. . . トランス、4a. . . 1 次巻線、4b. . . 第 1 の 2 次巻線、4c. . . 第 2 の 2 次巻線、5. . . 電流共振用コンデンサ、6. . . 第 1 の電圧共振用コンデンサ、7. . . 第 2 の電圧共振用コンデンサ、8、9、10. . . 出力端子、11. . . 第 1 の出力整流ダイオード、12. . . 第 2 の出力整流ダイオード、13. . . 出力平滑用コンデンサ、14. . . 制御回路、15. . . 制御用 IC、15a. . . システム負荷電圧検出端子、15b. . . バッテリ負荷電圧検出端子、15c. . . 制御信号出力端子、15d. . . 接地端子、15e. . . 出力電流検出端子、16. . . フォトカブラ、16a. . . 発光部、16b. . . 受光部、17. . . 電圧制御発振器、18. . . 制御信号形成回路、19. . . 定電圧制御回路（定電圧制御部）、20. . . 定電力制御回路（定電力制御部）、21. . . 定電流制御回路（定電流制御部）、22、23. . . 定電圧制御用分圧抵抗、24. . . 定電圧制御用ツェナダイオード（定電圧制御用定電圧素子）、25. . . 定電圧制御用トランジスタ（定電圧制御用比較手段）、26. . . 出力電流検出用抵抗（出力電流検出手段）、27、28. . . 定電力制御用分圧抵抗、29. . . バイアス抵抗、30. . . 定電力制御用ツェナダイオード（定電力制御用定電圧素子）、31、32. . . 基準電圧分圧用抵抗、33. . . 定電力制御用オペアンプ（定電力制御用比較手段）、34. . . 充電電流検出用抵抗（負荷電流検出手段）、35. . . 直列抵抗、36. . . バイアス抵抗、37. . . 定電流制御用ツェナダイオード（定電流制御用定電圧素子）、38、39. . . 基準電圧分圧用抵抗、40. . . 定電流制御用オペアンプ（定電流制御用比較手段）、41、42. . . ダイオード、43、44、45. . . 抵抗、5

1... 制御用IC、52... 第1の正特性サーミスタ（感温素子）
 タ（感温素子）、53... 第2の正特性サーミスタ

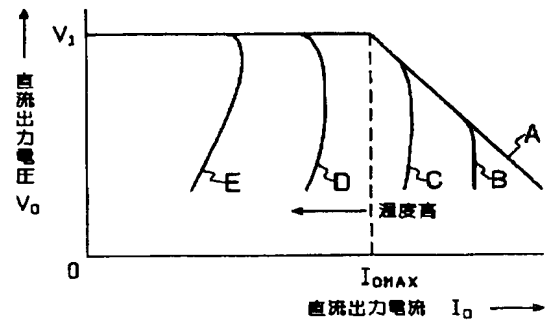
【図1】



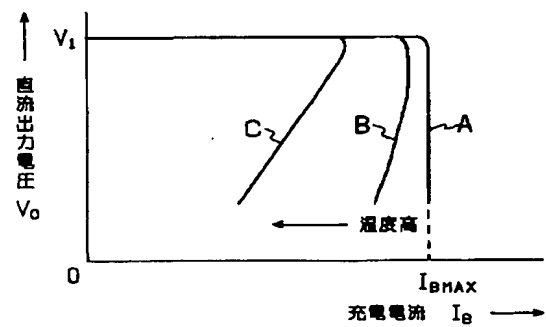
【図2】



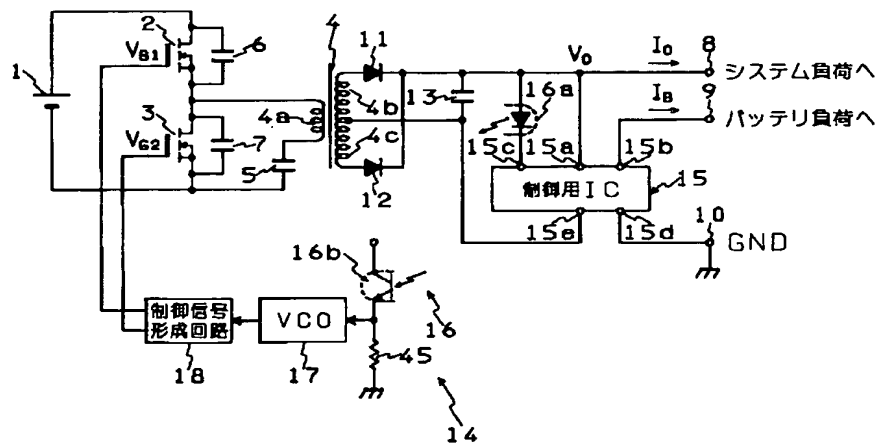
【図3】



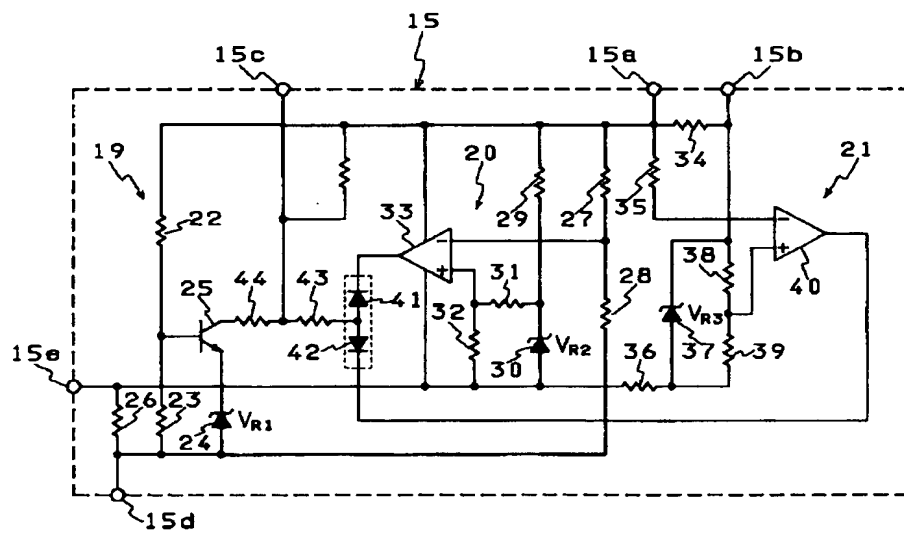
【図4】



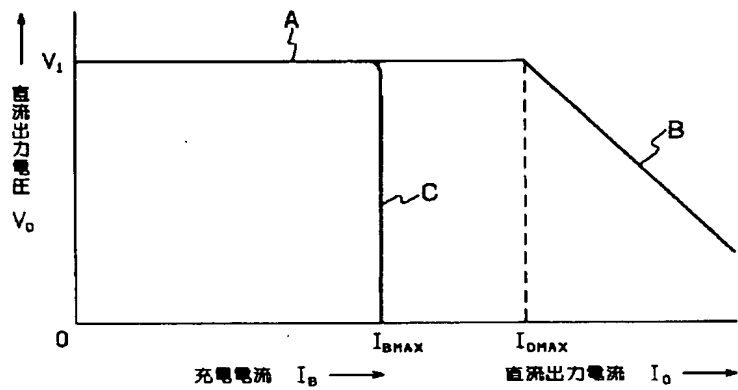
【図5】



【図6】



【図7】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.